

中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereunder:

申請日：西元 2003 年 08 月 28 日
Application Date

申請案號：092215574
Application No.

申請人：台塑訊科股份有限公司
Applicant(s)

局長
Director General

蔡練生

發文日期：西元 2003 年 10 月 9 日
Issue Date

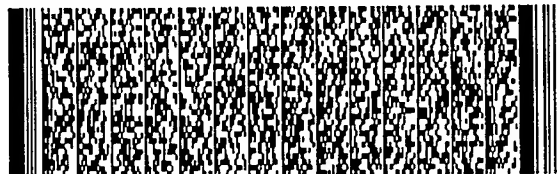
發文字號：09221020180
Serial No.

申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

新型專利說明書

一、 新型名稱	中 文	π 型帶通濾波器之改良
	英 文	An improved π -type band pass filter
二、 創作人 (共2人)	姓 名 (中 文)	1. 王泰昌 2. 童維信
	姓 名 (英 文)	1. 2.
	國 籍 (中 英 文)	1. 中華民國 TW 2. 中華民國 TW
	住 居 所 (中 文)	1. 台北市大安區安和路二段181巷2號5樓 之2 2. 台中縣潭子鄉中山路一段248號
	住 居 所 (英 文)	1. 2.
三、 申請人 (共1人)	名稱或 姓 名 (中 文)	1. 台塑訊科股份有限公司
	名稱或 姓 名 (英 文)	1. FORMOSA TELETEK CORPORATION
	國 籍 (中 英 文)	1. 中華民國 TW
	住 居 所 (營 業 所) (中 文)	1. 台北市敦化北路201之32號4樓 (本地址與前向貴局申請者相同)
	住 居 所 (營 業 所) (英 文)	1.
	代 表 人 (中 文)	1. 王永慶
	代 表 人 (英 文)	1.



四、中文創作摘要 (創作名稱： π 型帶通濾波器之改良)

一種帶通濾波器設計方式，係利用一 π 型電感，使得經由適當設計該串聯電感與兩並聯接地之並聯電感的電感比值，可以得到較小的耦合係數，故在將濾波器小型化時可以藉著 π 型電感調整耦合係數而得到最佳且高選擇度的帶通濾波器。

五、(一)、本案代表圖為：第 ___三___圖

(二)、本案代表圖之元件代表符號簡單說明：

10 信號輸入端

15 信號輸出端

17 接地點

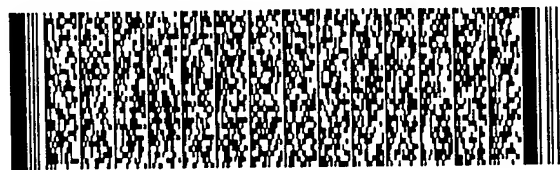
31 共振電容

32 串聯電感

33 並聯電感

英文創作摘要 (創作名稱：An improved π -type band pass filter)

This application relates to an improved band pass filter of π -type inductors. The design is utilizing the serial inductor in the π as a compensating inductor, which makes the coupling coefficient of the band pass filter could be lowered by adjusting the inductance ratio of the compensating inductor to either the two parallel ground inductors. This lower the coupling coefficient by adjusting the inductance of the π -type inductors, making the noise generation could be avoided and optimal band pass



四、中文創作摘要 (創作名稱： π 型帶通濾波器之改良)

34 第一接點

35 串聯電感

36 第二接點

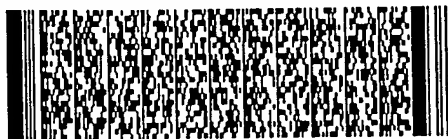
37 並聯電感

38 串聯電感

39 共振電容

英文創作摘要 (創作名稱：An improved π -type band pass filter)

characteristics could be obtained while
miniaturizing the filter.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第一百零五條準用
第二十四條第一項優先權

無

二、☐主張專利法第一百零五條準用第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第九十八條第一項☐第一款但書或☐第二款但書規定之期間

日期：



五、創作說明 (1)

【 新型所屬之技術領域 】

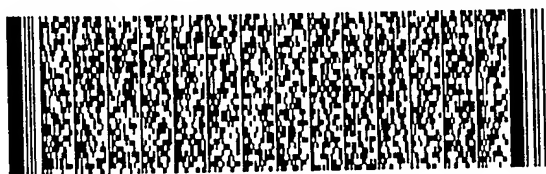
本創作係涉及一種新的帶通濾波器的設計方式，其特徵在於使得濾波器的耦合係數可以藉由設計 π 型濾波器電路內的串聯電感與兩對地並聯電感的大小比值來決定，進而得到更小的耦合係數，增加電路的選擇度。

【 先前技術 】

一般耦合係數 K_m 在電路上所代表的意義，決定在頻率域上對訊號的選擇度。電路設計所得的耦合係數越小，則所設計出的電路具越高的選擇度。

所以當再設計帶通電感耦合調諧路帶通濾波器時，由於耦合的現象是靠相鄰的並聯電感進行耦合，且為得到較小的耦合係數，必須有足夠大的空間，因此當濾波器被要求小型化時，會使得濾波器透過電路間介質耦合入雜訊的機率增加，所以欲製作高的選擇度（窄頻）帶通濾波器時，於設計上並不容易；且其設計上亦因傳統濾波器之耦合係數僅可由並聯電感之間耦合電感值所決定，所以在將濾波器體積設計較小時，因電路間太過靠近，會使得並聯電感之間耦合電感值增加。

第一圖為傳統對稱式帶通濾波器架構圖。如第一圖所



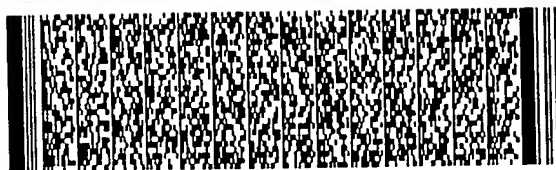
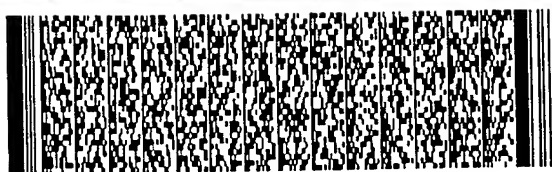
五、創作說明 (2)

示，此濾波器的左側是由共振電容 11 和共振電感 12 形成一共振器，而右側的是由共振電容 14 及共振電感 13 形成另一共振器，並由左右兩邊之共振電感 12、13 互感形成耦合現象，其中耦合電感為 L_m 。此濾波器的輸入信號由信號輸入端 10 輸入，而輸出信號由信號輸出端 15 輸出，且其中共振電容 11、14 之電容值相同，共振電感 12、13 之電感值相同。

然而，於第一圖中之兩共振電感 12、13 之耦合，是由透過介質的方式來進行，所以其設計值在實作應用上必須有足夠的距離方能產生較小的耦合係數，然而兩共振電感的距離變長時，其透過介質所耦合之雜訊也隨之增加，此對於所設計之濾波器特性將會有很大的影響。

第二圖為傳統對稱式帶通濾波器之等效電路架構圖。如第二圖所示，輸入信號由信號輸入端 10 輸入，此濾波器的兩串聯電感 22、24 係為串接，並於串接點處增加一並聯電感 23 至接地點 17，而於信號輸入端 10 與接地點 17 間有一共振電容 21，信號輸出端 15 與接地點 17 則有一共振電容 25。此濾波器的共振電容 21、25 之電容值相同，而串聯電感 22、24 之電感值相同，並且輸入信號由信號輸入端 10 輸入，而輸出信號則由信號輸出端 15 輸出。

於第二圖的架構中，此濾波器的耦合係數 K_m 為並聯電感



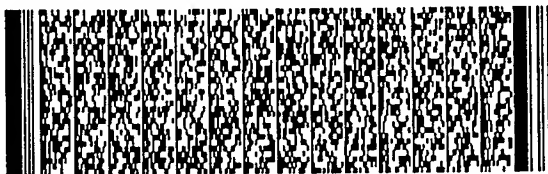
五、創作說明 (3)

23的電感值 / (串聯電感 22的電感值 + 並聯電感 23的電感值) 。所以，在實作時，欲得到較小的耦合係數 K_m 時，串聯電感 22的電感值必須足夠大或並聯電感 23之電感值於實作必須可以做到非常小才行。但在一般的設計上，兩串聯電感 22、24太大時會產生太多的寄生的串聯電阻，進而降低選擇的頻率內的訊號強度；而採用較小並聯電感的設計上，會遭遇的問題是，兩串聯電感 22、24之串接點到接地點間的電感值，係由該並聯電感 23以及並聯電感 23到地間的寄生電感所共同決定，然而寄生電感值已相當地大，所以並聯電感 23的值必須設計得更小，以求得較小的耦合係數。而且在將濾波器實體縮小化的情況下，由於電路間的距離變近，原本應該獨立的元件，彼此間的耦合反而變強，所以在此架構下要把並聯電感做小以求得較小的耦合係數有其實行上的困難。

因此，電感耦調諧帶通濾波器的架構上是有調整的必要，因此，我們提出 π 型帶通濾波器以符合小型化設計上的要求。

【 新 型 內 容 】

本新型的主要目的在於提供一種改良式 π 型帶通濾波器，使得帶通濾波器小型化設計的要求可被滿足。



五、創作說明 (4)

基於上述的目的，本新型係提供一種改良式 π 型帶通濾波器。此濾波器至少包含有第一共振電容、第一串聯電感、第一並聯電感、補償電感、第二並聯電感所形成之一 π 型電感、第二串聯電感以及第二共振電容。

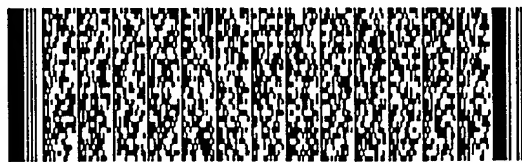
此濾波器的耦合係數 =
$$\frac{L_m - (L_m // L_{m1})}{2 + L_m - (L_m // L_{m1})}$$

其中， L_m' 為該第一並聯電感之電感值除以該第一串聯電感之電感值，而 L_{m1}' 為該第二串聯電感之電感值除以該第一串聯電感之電感值再除以 2，而 $L_m' // L_{m1}'$ 為 L_m' 並聯 L_{m1}' 的電感值。

所以本新型所揭露的改良式帶通濾波器，係藉著一 π 型電感設計，使得濾波器的耦合係數與第一串聯電感、第一並聯電感及第二串聯電感有關，只要經由適當地設計 π 型電感的比例值，就可以使濾波器的耦合係數降低，以提高帶通濾波器的選擇度，而不是單純只受到並聯電感的影響。

【實施方式】

本新型的帶通濾波器架構圖如第三圖。輸入信號由一信號輸入端 10 輸入，於信號輸入端 10 與一接地點 17 之間有一共振電容 31，並於該信號輸入端 10 以及一第一接點 34 之間



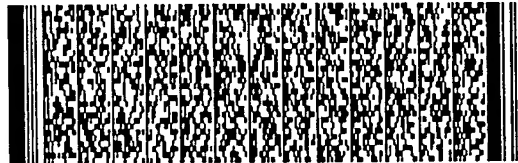
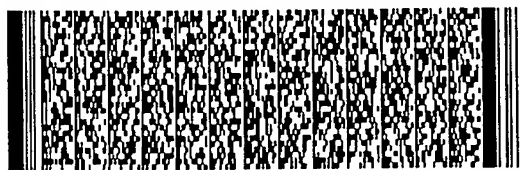
五、創作說明 (5)

有一串聯電感 32；於該第一接點 34與該接地點 17間有一耦合電感 33；於該第一接點 34與一第二接點 36間有一串聯電感 35；於該第二接點 36與該接地點 17之間有一並聯電感 37；於該第二接點 36與一信號輸出端 15間有一串聯電感 38；於該信號輸出端 15與該接地點 17有一共振電容 39，輸出信號由信號輸出端 15輸出，且共振電容 31、39的電容值相同；串聯電感之電感值 32、38電感值相同；並聯電感 33、37相同。

所以當一輸入信號由信號輸入端 10輸入時，經由左方共振電容 31與串聯電感 32、並聯電感 33及串聯電感 35所形成的共振器，可所鎖定欲選擇的信號頻率，然後藉由兩並聯電感 33、37與串聯電感 35的比例，即可將所選擇的訊號傳遞到右方共振電容 39與串聯電感 38、並聯電感 37及串聯電感 35所形成的共振器，並藉由信號輸出端 15將所濾出的信號做輸出。

此濾波器的耦合係數 $K_m = \frac{L_m - (L_m // L_{m1})}{2 + L_m - (L_m // L_{m1})}$

其中正規化耦合電感 L_m' 為並聯電感 33之電感值除以串聯電感 32之電感值，正規化串聯電感 L_{m1}' 為串聯電感 35之電感值除以串聯電感 32之電感值再除以 2， $L_m' // L_{m1}'$ 為 L_m' 並聯 L_{m1}' 的等效電感值。當無串聯電感 35存在時，耦合係數 K_m 的可調參數只有並聯電感 33、37，此時耦合係數



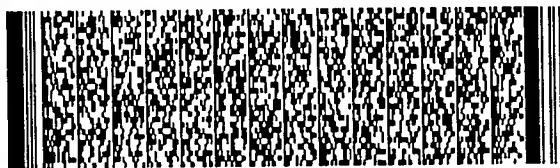
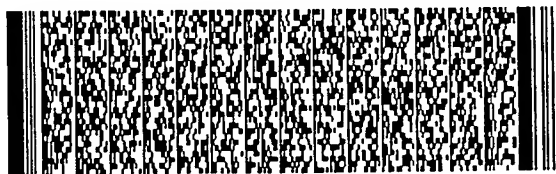
五、創作說明 (6)

K_m 較大；而當有串聯電感 35 存在時，藉由適當地設計串聯電感 35 和並聯電感 33、37 的電感值，可以得到較小的耦合係數 K_m ，因而使得電路的對訊號選擇能力增加。所以，當設計電路藉由 π 型新式帶通濾波器結構中在相同之接地電感，可得到較小之耦合係數。

第四圖為新式帶通濾波器的正規化耦合電感 L_m' 、正規化第二串聯電感 L_{m1}' 、耦合係數 K_m 關係圖。由第四圖可以進一步觀察出來，於相同的耦合係數 K_m 下，正規化並聯電感 L_m' 的電感值將隨著正規化第二串聯電感 L_{m1}' 的電感值而增加。因此，當選擇適當的正規化並聯電感 L_m' 的電感值時，便可以容易地實作濾波器，並且在此種情況下耦合係數 K_m 耦可僅依據如第三圖所示之濾波器的電感比值而決定。

所以本新型係設計一串聯電感 35，即使所設計出之濾波器並聯電感 33、37 之結構上的接地電感值很大，只要經由適當地設計串聯電感 35 與並聯電感 33、37 的電感值，就可以使濾波器的耦合係數降低。

基於以上所述，本新型所揭露的 π 型改良帶通濾波器使得濾波器的耦合係數不再單單由並聯電感之電感值所決定，而可以由該串聯電感與並聯電感間的電感值比值來決定，而不再只單單受限於並聯電感的電感值所決定，故於

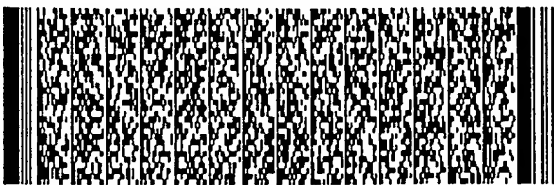


五、創作說明 (7)

實施小型化設計及製造上，藉由 π 型新式帶通濾波器結構中在相同之接地電感，可得到較小之耦合係數。

另外設計較小的耦合係數，只需適當地設計串聯電感的電感值，即可達到所要求的耦合係數，故可提供設計者較大的設計彈性空間。

以上所述者，僅為本創作最佳具體實施例，為本創作之構造特徵並不侷限於此，任何熟悉該項技藝者在本創作領域內，可輕易思及之變化或修飾，皆可涵蓋在以下本案之專利範圍。



圖式簡單說明

第一圖 傳統式 π 型帶通濾波器架構圖。

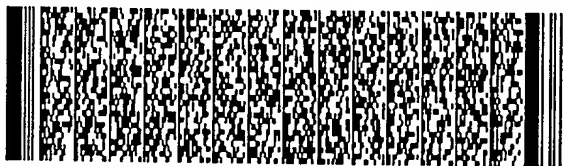
第二圖 傳統式 π 型帶通濾波器改良架構圖。

第三圖 新式 π 型帶通濾波器架構圖。

第四圖 新式 π 型帶通濾波器的正規化耦合電感 L_m' 、正規化補償電感 L_{m1}' 、耦合係數 K_m 關係圖。

【元件符號說明】

10信號輸入端	11共振電容
12共振電感	13共振電感
14共振電容	15信號輸出端
16耦合電感	17接地點
21共振電容	22串聯電感
23並聯電感	24串聯電感
25共振電容	31共振電容
32串聯電感	33並聯電感
34第一接點	35串聯電感
36第二接點	37並聯電感
38串聯電感	39共振電容



六、申請專利範圍

1. 一種帶通濾波器，該濾波器具有一信號輸入端及一信號輸出端，該濾波器至少包含：

一第一共振電容，該第一共振電容係連接在該信號輸入端及一接地點之間；

一第一串聯電感，該第一串聯電感係連接在該信號輸入端及第一接點之間；

一第一並聯電感，該第一並聯電感係連接在該一第一接點與該接地點之間；

一補償電感，該補償電感係連接在該第一接點與一第二接點之間；

一第二並聯電感，該第二並聯電感係連接在該第二接點及該接地點之間；

一第二串聯電感，該第二串聯電感係連接在該第二接點及該信號輸出端之間；

其中，該濾波器的一耦合係數係由該補償電感和並聯的該第一並聯電感和該第二並聯電感之電感值所決定。

2. 如申請專利範圍第1項所述之 π 型帶通濾波器，其中該第一共振電容與該第二共振電容之電容值大小相同，

3. 如申請專利範圍第1項所述之 π 型帶通濾波器，其中該第一串聯電感與該第二串聯電感之電感值大小相同。

4. 如申請專利範圍第1項所述之 π 型帶通濾波器，其中第



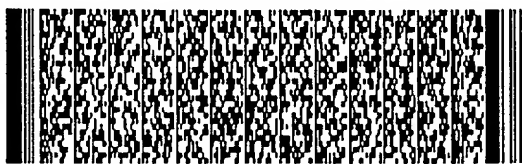
六、申請專利範圍

一 並聯電感及第二並聯電感知電感值大小相同。

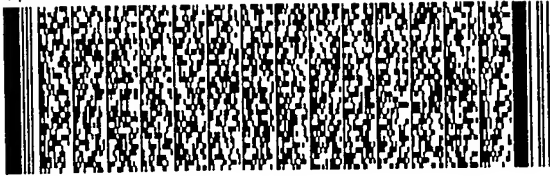
5. 如申請專利範圍第1項所述之 π 型帶通濾波器，該 π 型帶通濾波器的該耦合係數可以藉由調整該補償電感與該第一並聯電感的相對電感值而決定；

該耦合係數的關係式為 $= \frac{L_m - (L_m // L_{m1})}{2 + L_m - (L_m // L_{m1})}$

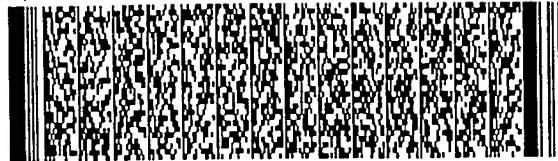
其中 L_m' 為該第一並聯電感之電感值除以該第一串聯電感之電感值， L_{m1}' 為該補償電感之電感值除以該第一串聯電感之電感值再除以2， $L_m' // L_{m1}'$ 為 L_m' 並聯 L_{m1}' 的等效電感值。



第 1/14 頁



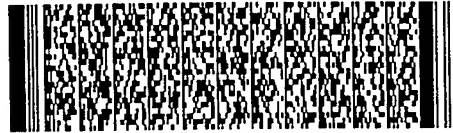
第 2/14 頁



第 2/14 頁



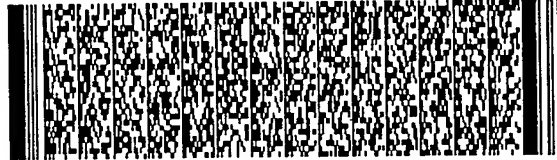
第 3/14 頁



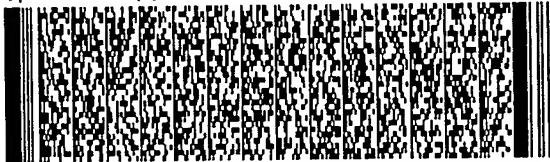
第 4/14 頁



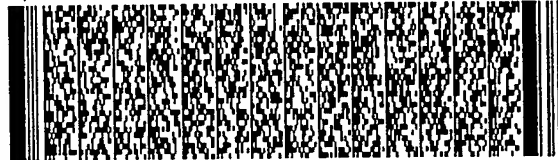
第 5/14 頁



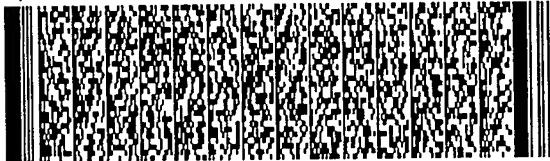
第 5/14 頁



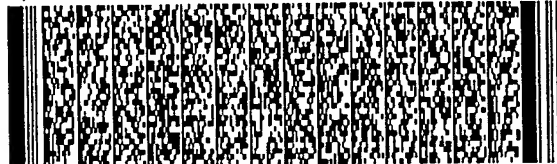
第 6/14 頁



第 6/14 頁



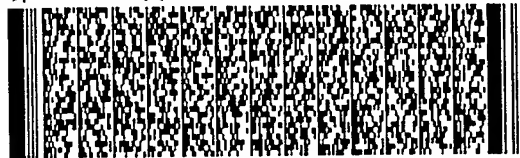
第 7/14 頁



第 7/14 頁



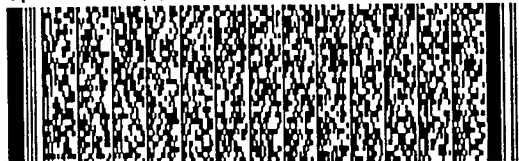
第 8/14 頁



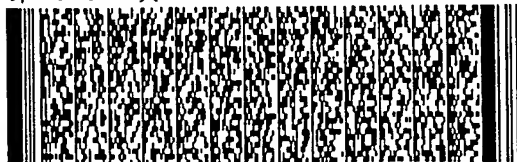
第 8/14 頁



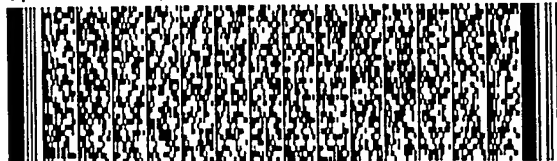
第 9/14 頁



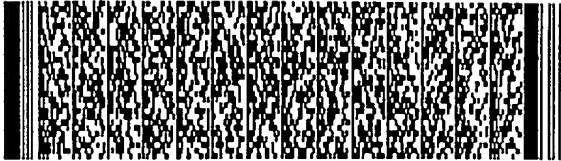
第 9/14 頁



第 10/14 頁



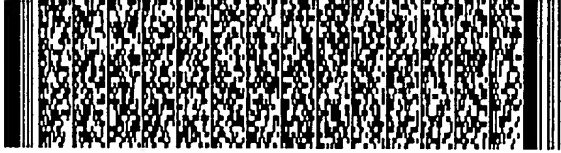
第 10/14 頁



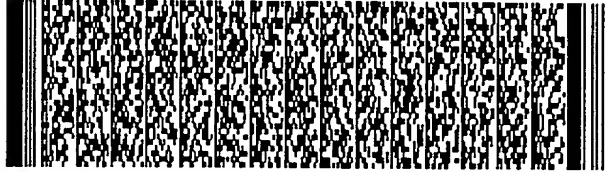
第 11/14 頁



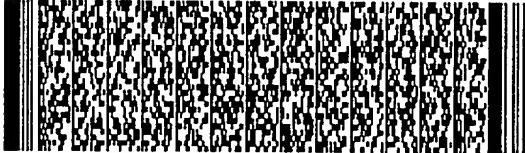
第 12/14 頁

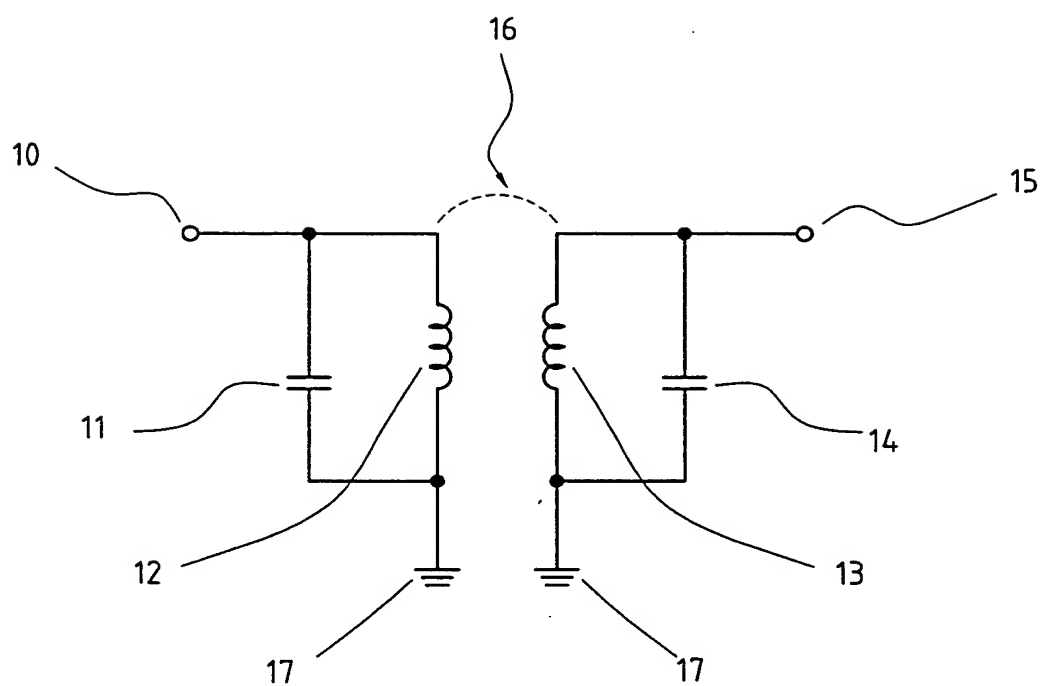


第 13/14 頁

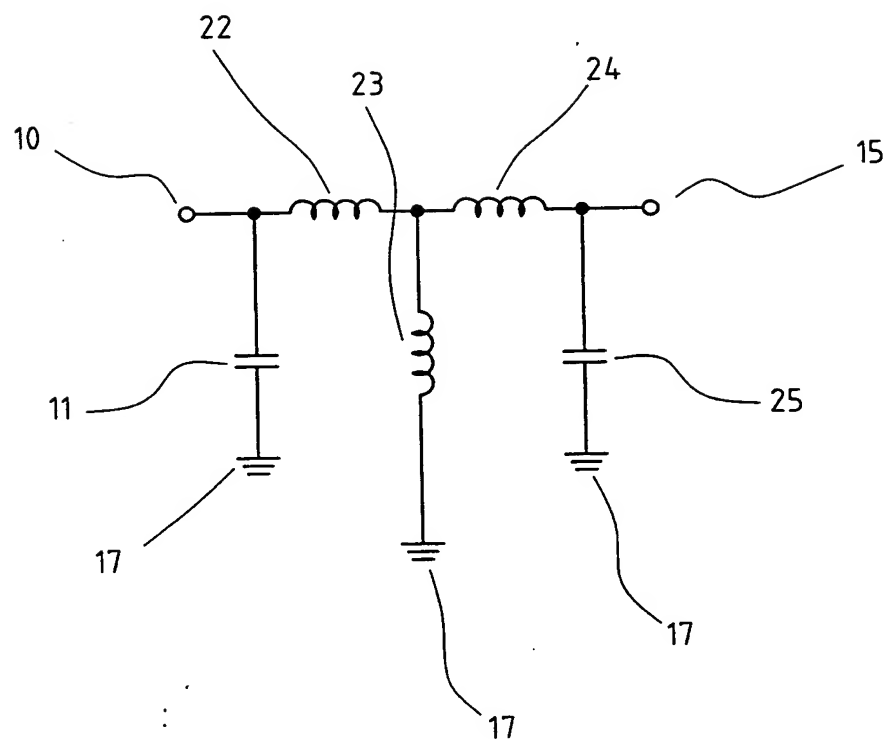


第 14/14 頁

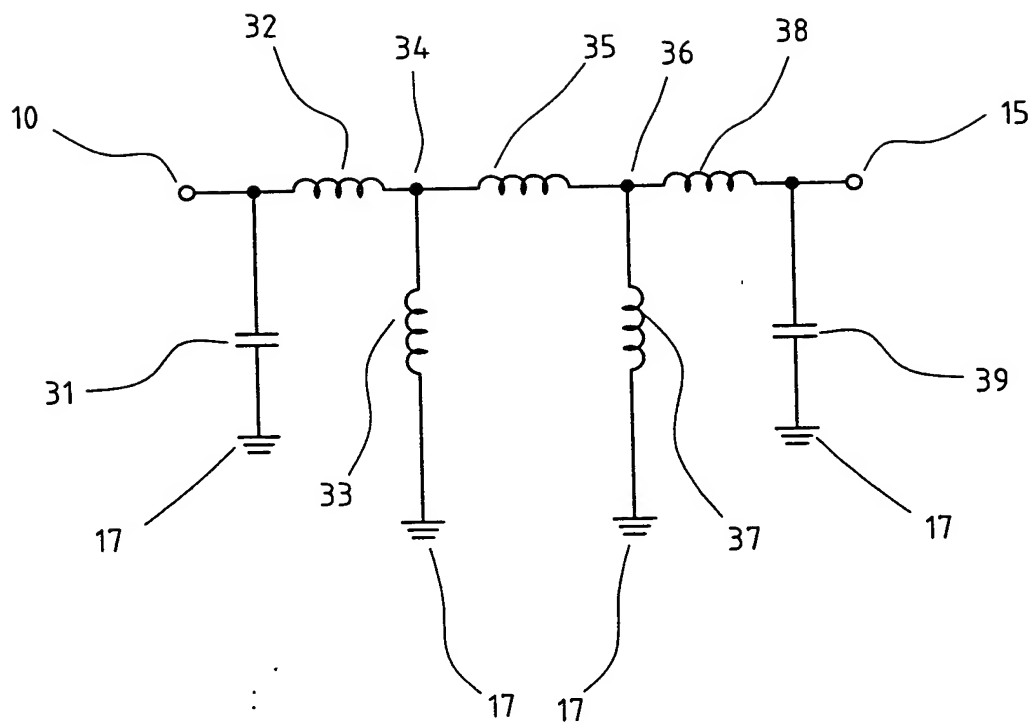




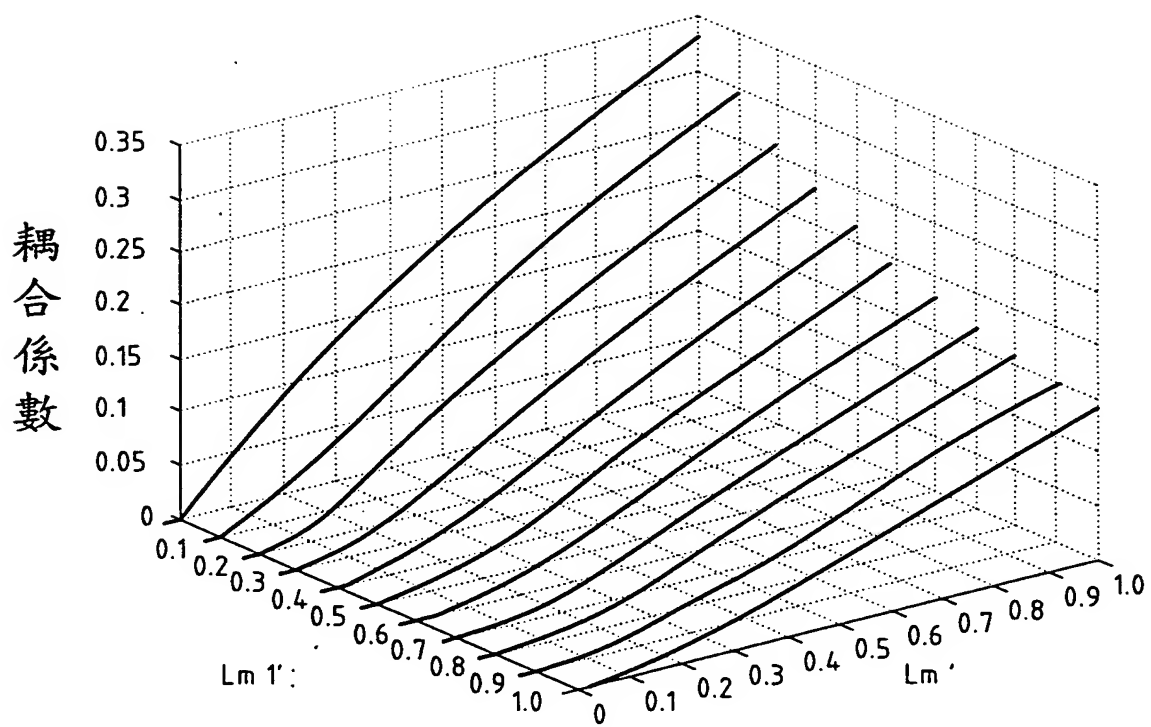
第一圖



第二圖



第三圖



第四圖